

CURRICULUM VITAE



HAMOUDI KALLA

29 ANS, CÉLIBATAIRE, ALGÉRIEN

DOCTEUR EN INFORMATIQUE : SYSTÈMES ET LOGICIELS

DEA EN PROGRAMMATION, COMPILATION ET PARALLÉLISME

INGÉNIEUR D'ÉTAT EN INFORMATIQUE : MATÉRIELS ET LOGICIELS

COORDONNÉES PERSONNELLES

Adresse : 136 Boulevard de Sévigné
35700 Rennes, France

Tél. : +33 (0)2 23 20 54 82
Mèl : k.hamoudi@yahoo.fr

COORDONNÉES PROFESSIONNELLES

Adresse : IRISA - INRIA Rennes
campus Universitaire de Beaulieu
35042 Rennes
Cedex - France

Tél. : +33 (0)2 99 84 25 24
Fax : +33 (0)2 99 84 71 71
Mèl : Hamoudi.Kalla@irisa.fr
Web : <http://www.irisa.fr/espresso/Equipe/Kalla>

SITUATION PROFESSIONNELLE ACTUELLE

Chercheur post doctorant à l'IRISA - INRIA Rennes, et membre du projet ESPRESSO.

THÈMES DE RECHERCHE

- Conception de systèmes temps réel embarqués
- Sécurité de fonctionnement : fiabilité et tolérance aux fautes
- Partitionnement et Ordonnancement
- Optimisation multicritères
- Vérification des systèmes embarqués à base de composants IP (Intellectual Property)

ENSEIGNEMENTS

- UFR Informatique et mathématiques de l'UJF, Grenoble, France (vacataire)
- Institut Universitaire de Technologie II (IUT2), Grenoble, France (vacataire)
- Département Informatique de l'Université de Batna, Algérie (enseignant associé)
- Département de Français de l'Université de Batna, Algérie (vacataire)
- Centre de Formation en Informatique de l'EPSIMA, Batna, Algérie (vacataire)

PUBLICATIONS

- Journal of Production Research (1)
- Journal of Design Automation of Embedded Systems (article en révision, à paraître en avril)
- International Conference on Dependable Systems and Networks (2)
- Colloque Francophone sur la Modélisation des Systèmes Réactifs (1)
- IFIP Working Conference on Distributed and Parallel Embedded Systems (1)
- IEEE International Conference and Workshop on the Engineering of Computer Based Systems (1)

FORMATIONS ET DIPLÔMES

- 2001-2004** Doctorat en informatique, effectué au Laboratoire INRIA Rhône-Alpes, Grenoble, France.
- 2000-2001** Diplôme d'Etudes Approfondies (DEA) en Programmation, Compilation et Parallélisme, Université d'Orléans, France. *Mention Bien*. Stage à l'INRIA SOPHIA-ANTIPOLIS.
- 1999-2000** Première année Magistère en Informatique Industrielle, Université de Batna, Algérie.
- 1995-1999** Diplôme d'Ingénieur d'État en Informatique, Université de Batna, Algérie. *Mention Très Bien*. Classement *major de promotion*.
- 1994-1995** Baccalauréat Science Exacte. Spécialité Mathématique.

STAGES ET EXPÉRIENCES PROFESSIONNELLES

- Juillet 2004 École d'été intitulée « Real-Time Scheduling and Resource Management » à Enna, Italie.
- Juin 2002 École d'été intitulée « Modelling and Verifying Parallel Processes » à Nantes, France.
- Jan-Fev 2002 Stage à L'INRIA RHÔNES-ALPES, projet POP ART. Sujet : Random generation of graphs : algorithm graph (data-flow graph) and architecture graph (hypergraph). Directeur de stage : M. Alain Girault.
- Avril 2001 Formation à l'assistant de Preuves Coq au Centre Scientifique d'Orsay à l'Université Paris-Sud.
- Mar-Nov 2001 Stage de DEA à L'INRIA SOPHIA-ANTIPOLIS, projet OASIS. Sujet : Conception d'un langage de spécification sémantique prouvable et exécutable. Directrice de stage : M. Isabelle Attali.
- Mar-Sep 1998 Projet de fin d'étude d'ingénieur à l'université de Batna, projet LISA. Sujet : Conception et réalisation d'une librairie pour l'animation graphique de modèles de simulation à événements discrets en Java. Directeur de stage : M. Brahim Belattar.
- Mars 1997 Stage à l'université de Batna. Sujet : Installation d'un réseau local. Directeur de stage : M. Mourad Abdessemed.

PARTICIPATION À DES ACTIVITÉS SCIENTIFIQUES

- Réseaux d'excellence

- DEFINE Participation à une réunion à Pise (Italie) en novembre 2002 pour la création du réseau européen DEFINE (Dependability Foundations for Information infrastructures - Network of Excellence). Représentant du Projet POP ART de l'INRIA RHÔNES-ALPES.

- Exposés et séminaires

- 2005/2006 Conception et vérification de systèmes embarqués à base de composants. Séminaire, LIP6, Paris, France, Mars 2005.
- 2005/2006 Compositional correctness of IP-based system design : Translating C/C++ Models into SIGNAL Processes. Séminaire, IRISA, Rennes, France, novembre 2005.

- 2003/2004 A new transformation scheme based on active replication strategy that tolerates failures. Séminaire, INRIA ROCQUENCOURT, Paris, France, Avril 2004.
- 2003/2004 Hybrid redundancy and data fragmentation for fault tolerance. INRIA ROCQUENCOURT, Paris, France. 2003.
- 2002/2003 Fault-tolerance for distributed and real-time embedded systems. Workshop DeFINE. Pisa, Italy, Novembre 2002.

- Encadrement d'activités de recherche

- 2005/2006 Co-encadrement d'*un doctorant en informatique* (M. Fedhala) à l'université de Batna, Algérie. Sujet : Étude d'algorithmes d'optimisation multicritères sous contraintes de temps réel et de fiabilité.
- 2003/2004 Co-encadrement d'*un étudiant en DEA informatique* (Huafeng Yu) à l'INP GRENOBLE. Sujet : tolérance aux fautes des capteurs pour systèmes distribués temps réel embarqués.
- 2003/2004 Co-encadrement d'*un étudiant en Master 2 (R)* (Ismail Assayad), Spécialités Systèmes et Logiciels à l'INP GRENOBLE. Sujet : heuristique d'ordonnement fiable pour systèmes embarqués temps réel.

- Encadrement de stages et projets étudiants :

- 2005/2006 Projet de fin d'étude : co-encadrement de deux ingénieurs en informatique (Hedan Mehdaoui et Saida Asma) à l'université de Batna, Algérie. Sujet : étude et mise au point d'un outil de simulation distribuée pour algorithmes d'ordonnement temps réel.
- 2004/2005 Projet étudiant « Système d'exploitation » : niveau master 1 informatique. UFR informatique et mathématiques de l'UJF, Grenoble.
- 1999/2000 Projet étudiant « programmation en assembleur 8086 » : niveau 2^{ème} année ingénieur informatique. Université de Batna, Algérie

RÉALISATION ET DIFFUSION DE LOGICIELS

SynDEX : Les trois méthodologies de conception de systèmes sûrs de fonctionnement que j'ai proposées dans ma thèse ont été implantées dans SYNDEX. Le logiciel SYNDEX est utilisé dans un contexte industriel par les sociétés MBDA, Mitsubishi ITE et Robosoft. Il permet de générer, à partir d'une spécification d'un algorithme, d'une architecture, d'un ensemble contraintes matérielles et de temps réel, un partitionnement et un ordonnancement de l'algorithme sur l'architecture. Afin de mener une étude comparative de nos méthodologies, j'ai implémenté en langage OCaml deux générateurs aléatoires de graphes algorithme (flot de données) et architecture. (web : <http://www.irisa.fr/espresso/Equipe/Kalla/development/bench/random.html>)

SystemC2Signal : Durant mon stage post-doctoral, j'ai implémenté un traducteur de spécification SYSTEMC en spécification SIGNAL. Ce traducteur est facilement intégrable dans les distributions de GCC (GNU Compiler Collection). Le but principal de ce traducteur est de pouvoir effectuer la vérification formelle sur des spécifications SYSTEMC.

(web : <http://www.irisa.fr/espresso/Equipe/Kalla/development/SystemC2Signal>)

COMPÉTENCES INFORMATIQUES

- **Langage de description matériel/logiciel** : SYSTEMC
- **Vérification formelle** : Système de preuves interactif Coq

- **Programmation :** Programmation orientée objet (C++, Java, Delphi), programmation fonctionnelle (Lisp, OCaml), programmation synchrone (Signal), programmation impérative/procédurale (C, Pascal), systèmes experts (Prolog), programmation en assembleur, programmation multi-tâche temps réel, programmation système.
- **Autres :** MS-DOS, windows, linux, solaris, architecture des machines (assembleur, parallélisme), base de donnée (SQL), méthode d'analyse (MERISE), bureautique.

LANGUES

Arabe, Français : lu, écrit, parlé.

Anglais : scientifique.